

文章编号: 1674-2869(2016)06-0588-06

基于SoCFPGA同步数据采集系统的设计

杨志芳, 胡梦蝶, 陈 珏, 王 磊

武汉工程大学电气信息学院, 湖北 武汉 430205

摘 要:为实现电能质量分析系统多通道数据同步采集的功能,设计一种基于SoCFPGA的同步数据采集系统,采用Altera SoCFPGA为核心硬件平台,结合ADS8364模数转换芯片构建了6通道数据同步采集系统.首先,采用软硬件协同设计方法,使用VHDL对AD转换控制过程的逻辑进行描述,然后利用FFT核进行数据处理,对测试数据的幅频特性进行显示,为后续的谐波分析做准备.仿真结果表明:SoCFPGA实现了对ADS8364的控制以及512点FFT运算.系统使得数据采集硬件结构更加简单,集成化程度更高,缩短了系统开发周期,能够满足数据同步采集的实际需求.

关键词:同步数据采集; SoCFPGA; ADS8364; 软件仿真

中图分类号: TP211 **文献标识码:** A **doi:** 10.3969/j.issn.1674-2869.2016.06.014

Design of Synchronous Data Acquisition System Based on SoCFPGA

YANG Zhifang, HU Mengdie, CHEN Jue, WANG Lei

School of Electrical and Information Engineering, Wuhan Institute of Technology, Wuhan 430205, China

Abstract: To meet the requirements of multi-channel data acquisition in power quality analysis system, we designed a synchronous data acquisition system based on SoCFPGA, taking Altera SoCFPGA as the core of the hardware platform and combining with the analog-digital conversion chip ADS8364 to build the 6 channels synchronous data acquisition system. Firstly, we employed both software and hardware for co-design, and described the logic of the AD conversion control process in VHDL, and then the data were processed by FFT core and the amplitude-frequency characteristics of them were displayed, which prepared for the following harmonic analysis. The simulation results indicate that SoCFPGA is able to well control the ADS8364 and 512-point FFT operation. The system makes the data acquisition hardware structure simpler and the degree of integration higher, which shortens the system development cycle, meeting the needs of data synchronous acquisition in practice.

Keywords: synchronous data acquisition; SoCFPGA; ADS8364; software simulation

1 引 言

电能是当代社会最为依赖的能源,电能的应用深入到生活中的方方面面,由于电力电子技术的飞速发展,在现代社会中,一些大功率变流、变频装置等在电力系统中被广泛地应用,变频、变流这些装置对电网造成非常严重的谐波污染,导致

电能质量下降,进而会影响到一些高精度自动化仪表的工作特性.因此,开展对电能质量的监测十分重要,同时电能质量问题也是影响电力系统运行和国民经济发展的关键因素.多通道数据采集作为一种计算机从外部实时获取并处理信息的方法,其重要性不言而喻^[1].现有的数据采集方案往往以DSP或单片机作为控制器,用来控制存储器、

收稿日期: 2016-06-15

基金项目: 湖北省科技厅自然科学基金项目(2014CKC524)

作者简介: 杨志芳, 硕士, 副教授. E-mail: frank@wit.edu.cn

ADC(模/数转换器)和其他的外围电路的工作。但是由于单片机受到自身的指令周期以及处理速度的限制,还未能达到多通道高速数据采集系统的要求,DSP相对于单片机,能够实现更高速的数据采集,但是在速度提高的同时,会使得系统的成本相应提高。DSP和单片机的各种功能要依靠软件的运行来实现,且执行的效率和速度往往不高,软件的运行时间占用了很大一部分的采样时间^[2]。在现有的研究基础上,设计了一种基于 SoCFPGA 的同步数据采集系统,FPGA在高速数据采集方面比单片机和DSP要更有优势,其执行速度快,内部的延时小,控制逻辑均由硬件编程语言来实现,片内时钟的频率高,开发效率高。通过仿真验证了数据采集系统的可行性,可以应用于高速实时数据采集等领域。

2 系统原理

为了满足质量检测的需要,对电能质量的关

键指标加以研究,以 Altera 公司的 SoCFPGA 芯片为开发平台,进行硬件和软件的设计,实现电能质量分析仪的研制。系统中电压、电流互感器用来采集电网三相电压和三相电流数据,经过调理电路后输送到 AD 芯片进行模数转换。SoCFPGA 的 FPGA 子系统主要用来控制 AD 芯片进行模数转换并对 AD 转换结果进行 FFT 运算,将 AD 转换结果和 FFT 分析结果送入 SoCFPGA 的 ARM 子系统,电能质量的相关参数:三相电压电流有效值,功率因数,三相电压电流不平衡度等的计算及电压瞬变、闪变、谐波分析均在 SoCFPGA 的 ARM 子系统中完成^[3-4]。系统可以对测量数据与分析结果进行本地存储。系统的测量结果利用 MTL2 触摸屏可进行本地显示及回放。通过配备的以太网接口,与远程服务器进行通讯,可以实现数据的上传与远端保存。本文主要研究的是对获取的三相电压电流进行 AD 转换以及 FFT 部分,整体的系统原理框图如图 1 所示。

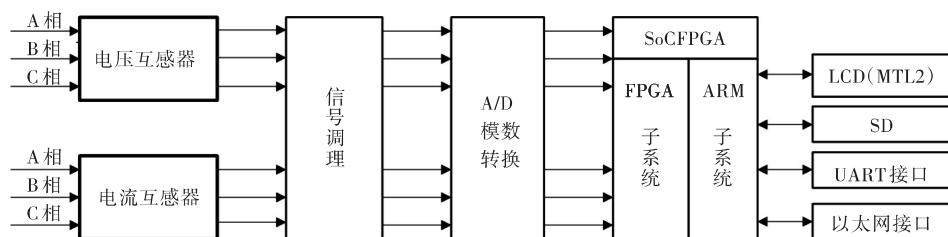


图1 系统原理框图

Fig. 1 System principle block diagram

3 数据采集系统硬件介绍

3.1 SoCFPGA 介绍

在数据采集部分中将被测量的电压、电流数据先分别通过电压、电流互感器进行采集,然后经过信号调理电路如差分信号放大等将数据送到AD芯片中进行模/数转换。对于数据采集部分,必须配以一个高速、高精度的CPU(本文中为SoCFPGA的FPGA子模块),使其具备实时事务处理能力和数据处理能力^[5],本系统中用到的SoCFPGA器件在同一个器件中同时集成了处理器和FPGA体系结构,将两种技术合并起来,系统具有更高的集成度,更低的功耗,节省了电路板面积,其中的双核ARM Cortex-A9处理器子系统与FPGA子系统之间通信的带宽大大增加。FPGA子系统能够高速完成数字信号处理算法及FFT运算、电压闪变计算等任务,对于6路的LVDS信号采集、调理、滤波、整合可以用FPGA子系统进行并行处理,大大

加速了系统的进程^[6]。通过大吞吐量数据通路(AXI),实现ARM Cortex-A9 MPCore处理器系统和FPGA的互联,峰值带宽超过100 Gbps,保证了数据传输的连续性,与其他应用处理器相比,功耗大大降低,提高了系统的性能^[7]。

3.2 ADS8364 芯片简介

本系统选用的A/D转换芯片型号为TI公司的ADS8364芯片。ADS8364是TI公司生产的一款6通道同步采样的模数转换器,具有高速、低功耗的特点,采用的是+5 V供电,而且带有80 dB共模抑制的全差分输入通道、6个独立的模数转换器,符合本文多路数据采集系统的需要。ADS8364对数据进行转换的结果是16位,由BYTE、ADD和地址线A2、A1、A0的组合控制来分别设置为直接读取方式、循环读取方式以及FIFO方式^[8]。模拟与数字逻辑电源均采用+5 V供电,数字接口缓冲电源采用3 V~5 V,使其能够方便地与FPGA进行接口设计。ADS8364工作时序图如图2所示。

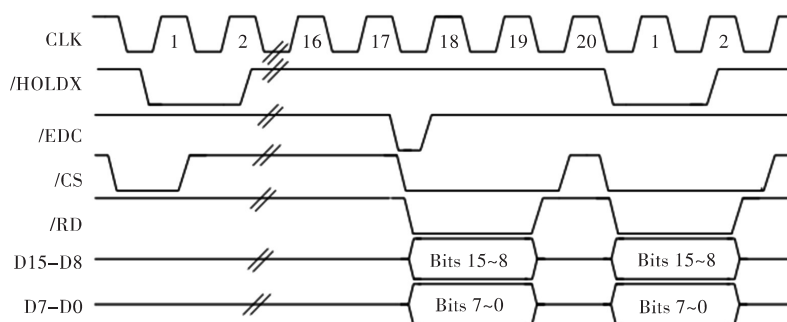


图2 ADS8364工作时序图

Fig. 2 Operational timing chart of ADS8364

3.3 数据采集系统设计原理

将 ADS8364 与 SoCFPGA 的 FPGA 子系统相连,AD 转换的控制信号由 FPGA 子系统给出,同时,ADS8364 工作所需的时钟信号也由 FPGA 给出,这样可以灵活地改变时钟速率,以便在不同的速率下进行调整,便于 FPGA 做整体的时序控制.在模/数转换过程中,FPGA 子系统通过对启动转换控制引脚,时钟引脚等的控制来进行 AD 转换.当 ADS8364 的 HOLDX 保持至少 20 ns 的低电平

时,开始进行 AD 转换.当转换结束后,转换结果将被存入输出寄存器,在 ADS8364 芯片的 \overline{EOC} 引脚会产生一个低电平信号,此低电平信号会触发 FPGA 选通 AD 芯片的片选信号,同时访问 AD 模块预先设定的地址空间,并读取 AD 转换后寄存器里的数据^[9-12].将 RD 和 CS 引脚设置为低电平可以让数据通过并行输出总线读出.在读取数据后,FPGA 在下一次数据采集过程之前,完成对数据的处理.数据采集模块的硬件结构图如图 3 所示.

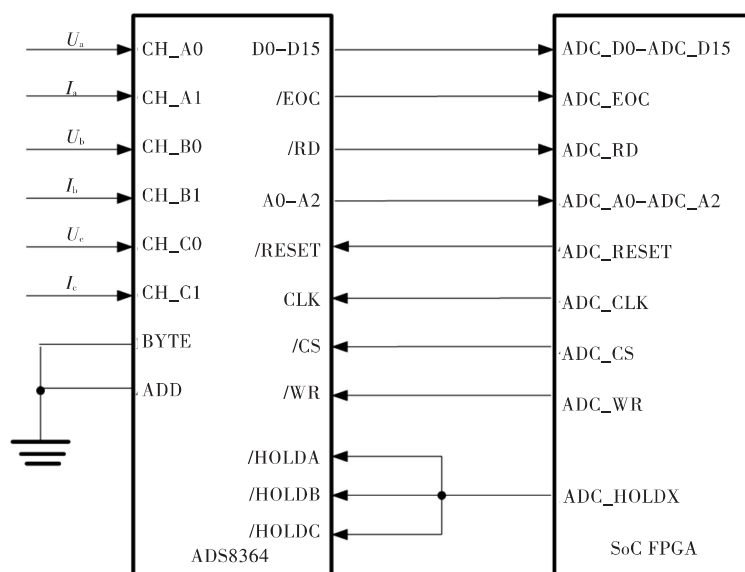


图3 数据采集模块硬件结构图

Fig. 3 Hardware structure diagram of data acquisition module

4 数据采集系统软件设计及仿真

4.1 系统软件设计

在 Altera 公司的 Quartus II13.0 软件平台下,使用 VHDL 硬件描述语言进行逻辑描述,根据 ADS8364 的工作原理及工作时序分析,把整个工作流程分为 START、READ0、CONVERT、READ1、

READ2、READ3 六个工作状态,各个状态之间的转换关系及在 EDA 工具中进行编译与仿真的 ADS8364 控制时序图分别如图 4、图 5 所示.对比图 5 和图 2 可以看出 FPGA 子系统实现了对 ADS8364 的正确控制,仿真结果基本与 ADS8364 的工作时序相符.

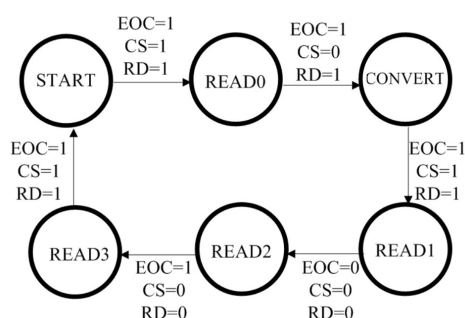


图4 状态转移图

Fig. 4 State transition diagram

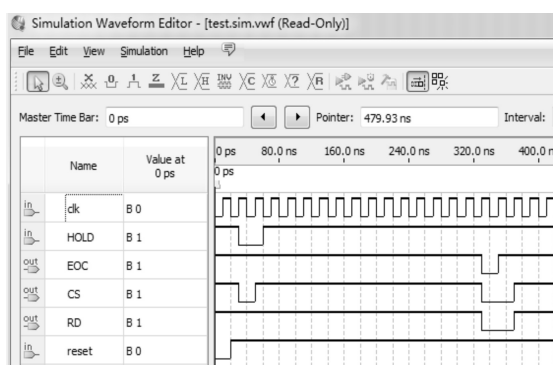


图5 系统仿真图

Fig. 5 System simulation diagram

4.2 谐波分析

谐波分析的核心是FFT(快速傅里叶变换),将AD转换产生的数字信号由时域变换到频域,为后期的谐波分析做准备,对检测到的一个周期的谐波信号进行傅里叶变换,得到各次谐波的相位和幅值.采用FFT对量化后的被测信号进行处理,获得基波和各次谐波的电压,从而计算出失真度,失真度的计算公式为

$$\gamma = \sqrt{\frac{P - P_1}{P_1}} = \frac{\sqrt{U_2^2 + U_3^2 + \dots + U_n^2}}{U_1} \times 100\% \quad (1)$$

式(1)中: γ 为失真度; P 为信号的总功率; P_1 为基波信号的功率; U_1 为基波电压的有效值; $U_2 \sim U_n$ 为谐波电压的有效值.

FFT运算器采用FFT MegaCore实现.本系统用到Altera公司Cyclone V系列5CSEMA5,该芯片能够完全支持FFT MegaCore,能有效提高FFT部分的开发效率,缩短工程开发周期^[13-15].为了尽量减少转换时间,将FFT处理器设置成四输出引擎结构,算法用到了基-4FFT算法,I/O数据流结构设置为Buffered Burst,采样点数设置为512点,能够占用更小的内存资源.设计中只需对FFT IP核进行配置以及数据输入和结果读取.

4.3 FFT仿真

在MATLAB中产生用于测试的输入数据,将

其写入到.mif文件中,对数据的实部和虚部信息进行保存,用作测试数据,输入数据信息如图6所示.在Quartus II 13.0软件中对FFT IP核进行配置,并且添加两个ROM分别存储输入数据的实部和虚部.FPGA用来对输入数据做FFT运算.FFT部分在Modelsim中的仿真结果如图7所示,FPGA对输入数据的实部虚部信息进行了存储.MATLAB对FFT运算后的数据分析如图8所示.

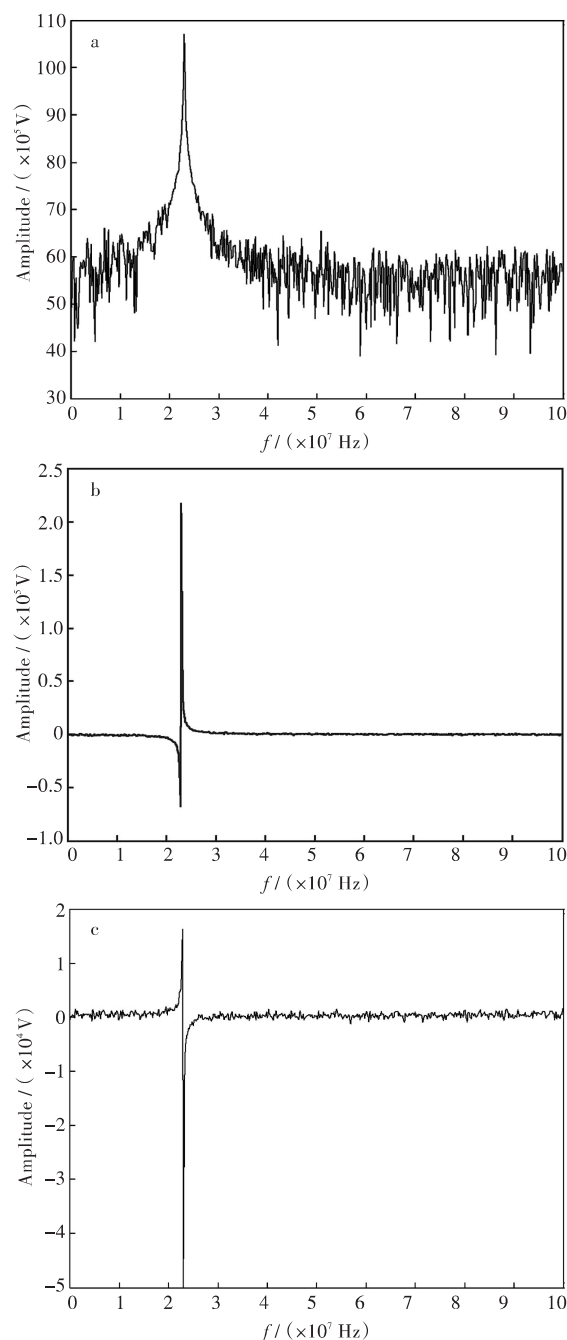


图6 测试数据信息

(a) 幅频特性;(b) 测试数据实部;(c) 测试数据虚部

Fig. 6 Information of test data

(a) Amplitude-frequency characteristics;

(b) Real part of test data ; (c) Imaginary part of test data

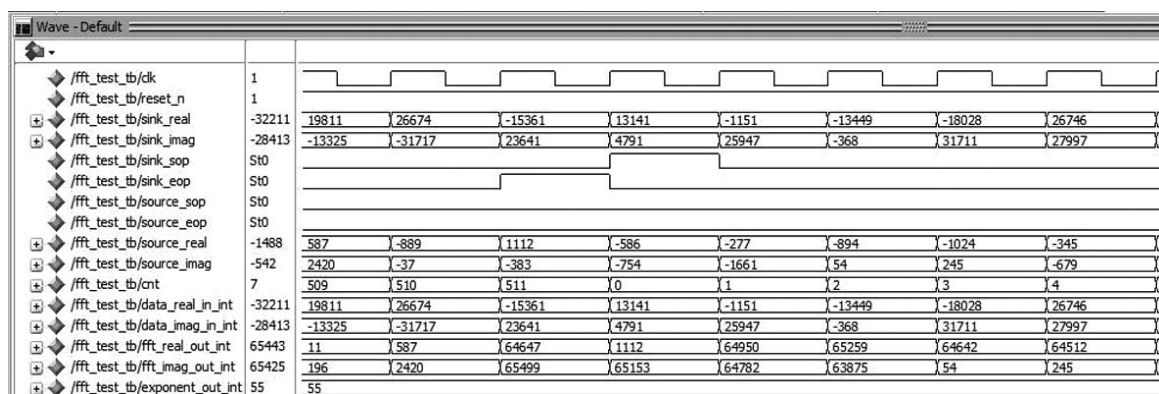


图7 FFT仿真

Fig. 7 FFT simulation

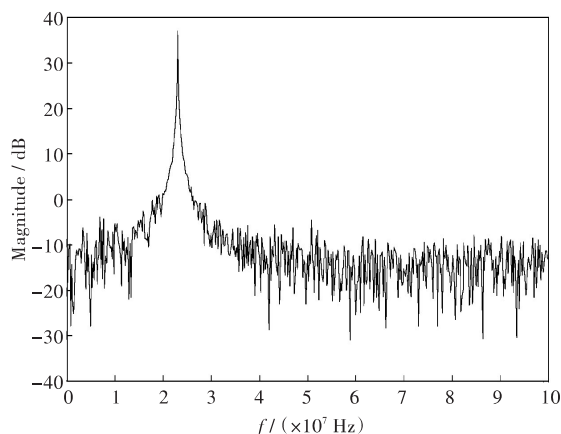


图8 MATLAB仿真

Fig. 8 MATLAB simulation

通过对比图6和图8,可以看出:FPGA实现了512点的FFT运算。

5 结 语

笔者设计的SoCFPGA的同步数据采集系统,实现了SoCFPGA对ADS8364的控制,同时也实现了512点的FFT运算。选用SoCFPGA作为控制器件,充分发挥ADS8364芯片的高速、高精度的特点,使得集成化程度大大提高,数据采集硬件更加简单,控制更加灵活,另外,FPGA编程方式灵活,软件工具强大,可缩短系统的开发周期,提高工作效率。因此,本系统可用于高速实时数据采集系统等领域。

参考文献:

- [1] 刘书明,聂丽斌,余爱民. ADS8364的原理及应用[J]. 国外电子元件,2002,33(10):43-45.
LIU S M, NIE L B, YU A M. The principle and application of ADS8364[J]. International electronic elements, 2002, 33(10):43-45.
- [2] 骆东松,黄锦华,陈若珠,等. 电能质量分析仪的研制[J]. 自动化仪表, 2010,31(11):61-63.
LUO D S, HUANG J H, CHEN R Z, et al. Research and development of the quality analyzer for electric power [J]. Process automation instrumentation, 2010, 31(11): 61-63.
- [3] 霍银龙. 基于FPGA+ARM的电能质量监测装置的研制[D]. 南京:南京师范大学,2013.
- [4] 骆晓明,杨拴科,金印彬. 基于DSP+ARM的便携式电能质量分析仪设计[J]. 现代电子技术, 2010, 33(5):179-181.
LUO X M, YANG S K, JIN Y B. Design of portable power quality analyzer based on DSP+ARM[J]. Modern electronics technique, 2010, 33(5): 179-181.
- [5] 柏玉峰,靳斌,刘晓飞. ADS8364在高精度电能质量分析仪中的应用[J]. 中国仪器仪表, 2006, 12(1): 68-70.
BO Y F, JIN B, LIU X F. Application of ADS8364 in high precision power quality analyzer[J]. China instrumentation, 2006, 12(1): 68-70.
- [6] 吴彩林,宁平华,夏兴国. 基于ARM+FPGA的电能质量分析仪设计[J]. 齐齐哈尔大学学报, 2014, 30(4):

- 9-14.
- WU C L, NING P H, XIA X G. Design of power quality analyzer based on ARM and FPGA [J]. Journal of Qiqihar university, 2014, 30(4): 9-14.
- [7] 辛凤艳, 孙晓晔. 基于 FPGA 的 AD 转换控制器设计 [J]. 中国科技信息, 2012, 35(5): 78-79.
- XIN F Y, SUN X Y. Design of the AD conversion controller based on FPGA [J]. China science and technology information, 2012, 35(5): 78-79.
- [8] 许孟杰, 刘文臣, 刘云. 基于 FPGA 的 AD 采样设计 [J]. 舰船电子工程, 2015, 33(1): 114-118.
- XU M J, LIU W C, LIU Y. Design of AD sampling based on FPGA [J]. Ship electronic engineering, 2015, 33(1): 114-118.
- [9] 刘国营, 刘俊, 李杰. 基于 ADS8364 和 DSP 的高精度数据采集系统设计 [J]. 微计算机信息, 2007, 23(23): 190-191.
- LIU G Y, LIU J, LI J. Design of high accuracy data acquisition system based on ADS8364 and DSP [J]. Micro-computer information, 2007, 23(23): 190-191.
- [10] 程佩青. 数字信号处理 [M]. 北京: 清华大学出版社, 2007.
- [11] 庞国龙. 基于 TMS320VC5509 DSP 的 FIR 数字滤波器的实现 [J]. 电子技术, 2011, 38(4): 47-48.
- PANG G L. Implementation of FIR digital filter based on TMS320VC5509 DSP [J]. Electronic technology, 2011, 38(4): 47-48.
- [12] 杨志芳, 王泽成, 涂坦, 等. 基于 FPGA 的多路高速数据采集系统的实现 [J]. 武汉化工学院学报, 2006, 28(3): 58-61.
- YANG Z F, WANG Z C, TU T, et al. Multi-channel high speed data acquisition system based on FPGA [J]. Journal of Wuhan institute of chemical technology, 2006, 28(3): 58-61.
- [13] 杨志方, 涂坦, 谈宏华. 基于 FPGA 和 ARM 的新型电能质量监测系统的设计 [J]. 长江大学学报, 2007, 4(2): 69-72.
- YANG Z F, TU T, TAN H H. Design of a new electric energy quality detection system based on FPGA and ARM [J]. Journal of Yangtze university, 2007, 4(2): 69-72.
- [14] 熊俊俏, 周建军, 熊诗琪. 快速图像数据采集与显示控制器的设计 [J]. 武汉工程大学学报, 2012, 34(1): 61-64.
- XIONG J Q, ZHOU J J, XIONG S Q. Design of high speed image acquisition and display controller [J]. Journal of Wuhan institute of technology, 2012, 34(1): 61-64.
- [15] 崔士杰, 汪建华. 基于 MATLAB 的单相全控整流电路功率因数测定 [J]. 武汉工程大学学报, 2010, 32(1): 90-92.
- CUI S J, WANG J H. Measurement based on MATLAB of power factor of fully controlled single-phase commutation [J]. Journal of Wuhan institute of technology, 2010, 32(1): 90-92.

本文编辑: 陈小平